

Corso di Laurea Magistrale in Fisica		Insegnamento / Course LABORATORIO DI SISTEMI DIGITALI / DIGITAL SYSTEMS LABORATORY		
SSD: FIS/01	CFU/Credits: 8	Anno di corso: II	Lezione (ore): 50	Esercitazione (ore): 34
Obiettivi formativi: L'obiettivo principale del corso è di fornire agli studenti le conoscenze necessarie per la progettazione di sistemi elettronici utilizzando dispositivi riconfigurabili (FPGA). Saranno presentate le architetture delle moderne FPGA e i linguaggi di progettazione dell'hardware per la simulazione e la sintesi. Lo studente sarà in grado di interfacciare dispositivi e periferici all'FPGA e di implementare opportuni protocolli di comunicazione per il controllo e il trasferimento dati. Durante le sessioni di laboratorio gli studenti potranno acquisire familiarità con strumenti di diagnostica per la verifica delle funzionalità del circuito, misura delle prestazioni, consumi di potenza.		Training objectives: The main goal of the course is to provide to the students the fundamental knowledge for the design of electronic systems by using reconfigurable devices (FPGAs). The architectures of modern FPGAs and hardware description languages for simulation and synthesis will be presented. The student will be able to interface devices and peripherals to the FPGAs and to implement appropriate communication protocols for control and data transfer. During the laboratory sessions, students will be able to get familiar with diagnostic tools for checking circuit functionality, measurements of performance and power consumption.		
Programma sintetico (sillabo): Richiami di elettronica digitale: circuiti combinatori e sequenziali. Architettura delle FPGA: struttura della logica di core e di Input/output; RAM, Moltiplicatori, Digital Clock Manager; alberi di clock e tecniche di distribuzione ed ottimizzazione; flusso di progetto: translate, mapping, place & route, programming; automi a stati finiti: tecniche di progettazione, codifica One-Hot, gestione degli stati illegali; studio delle caratteristiche elettriche e di commutazione; analisi statica e stima delle prestazioni in frequenza; effetti dello skew e del jitter. Il linguaggio VHDL: introduzione ai linguaggi di descrizione hardware; struttura e sintassi del linguaggio VHDL; applicazione alla sintesi e simulazione di circuiti basati su FPGA. Sistemi embedded basati su processori di tipo soft-core sintetizzati in FPGA. Esercitazioni di laboratorio: studio di una scheda basata su FPGA; esempi di sintesi e simulazione di circuiti descritti in VHDL; progettazione e collaudo di automi a stati finiti, implementazione su FPGA; esempi di analisi statica; sviluppo autonomo di un progetto concordato con il docente con verifica e collaudo in laboratorio.				
Contents: Basic digital electronics: combinatorial and sequential circuits. FPGA architecture: Configurable Logic Blocks and Input/output modules; RAM, Multiplier, Digital Clock Manager; clock tree, distribution and optimization techniques; project design flow: translate, mapping, place & route, programming; finite state machine: design techniques, One-Hot coding, management of illegal states; DC and switching characteristics; static analysis and performance study; impact of skew and jitter. VHDL language: introduction to hardware based languages; structure and syntax of VHDL; application to the simulation and synthesis of the FPGA based circuits. Embedded system based on soft-core processor on FPGA. Practical activity: study of a FPGA-based board; examples of simulation and synthesis of the circuits described by VHDL; design and implementation of finite state machine with FPGA; static analysis examples; self-directed project: design, implementation and tests				
Esami propedeutici / Propaedeutic exams: -				
Prerequisiti / Prerequisites: Conoscenza dell'Algebra di Boole e dei fondamenti di elettronica digitale ed analogica forniti nei corsi frontali e di laboratorio della Laurea triennale in Fisica ed Ingegneria/ Knowledge of Boole's algebra and of the fundamentals of digital and analog electronics provided in the frontal and laboratory courses of bachelor's degree in Physics and Engineering.				
Finalità e modalità di verifica dell'apprendimento Esame orale, consistente nella presentazione di una relazione sulle attività di progettazione e realizzazione di un circuito VLSI basato su FPGA e nella discussione orale di argomenti svolti durante le lezioni frontali del corso.				