

SCHEDA DELL' INSEGNAMENTO DI Laboratorio di Sistemi Digitali

(Digital Systems Laboratory)

Corso di Studio
Magistrale in Fisica

Insegnamento

Laurea Magistrale

A.A. 2018/2019

Docente: Stefano Mastroianni

☎081-676453

email: Stefano.Mastroianni@na.infn.it

SSD

CFU

Anno di corso (I, II)

Semestre (I, II)

Insegnamenti propedeutici previsti:

Prerequisiti (max 4 righe, Arial 9)
Conoscenza dell'Algebra di Boole e dei fondamenti di elettronica digitale ed analogica forniti nei corsi frontali e di laboratorio della Laurea triennale in Fisica ed Ingegneria.
Conoscenza e capacità di comprensione (max 4 righe, Arial 9)
Il corso si propone di fornire allo studente le conoscenze fondamentali per la progettazione di sistemi digitali basati su Field Programmable Gate Array (FPGA). Una parte significativa del corso è dedicata allo studio di un linguaggio di descrizione hardware (VHDL) allo scopo di poter simulare e sintetizzare circuiti digitali.
Conoscenza e capacità di comprensione applicate (max 4 righe, Arial 9)
Lo studente applicherà le sue conoscenze generali di elettronica digitale all'analisi e progettazione di circuiti di elevata complessità basati su FPGA. Al termine del corso, lo studente sarà in grado di utilizzare metodi di progetto, analisi e verifica appositamente sviluppati per sistemi digitali ad alta integrazione. Le esercitazioni assistite e lo sviluppo di un progetto di laboratorio consentiranno di utilizzare le conoscenze acquisite, verificare le capacità applicative e l'autonomia raggiunte dallo studente.

PROGRAMMA (in italiano, min 10, max 15 righe, Arial 9, raggruppando i contenuti al massimo in 10 argomenti)

Richiami di elettronica digitale: circuiti combinatori e sequenziali. Architettura delle FPGA: struttura della logica di core e di Input/output; RAM, Moltiplicatori, Digital Clock Manager; albero di clock e tecniche di distribuzione ed ottimizzazione; flusso di progetto: translate, mapping, place & route, programming; automi a stati finiti: tecniche di progettazione, codifica One-Hot, gestione degli stati illegali; studio delle caratteristiche elettriche e di commutazione; analisi statica e stima delle prestazioni in frequenza; effetti dello skew e del jitter. Il linguaggio VHDL: introduzione ai linguaggi di descrizione hardware; struttura e sintassi del linguaggio VHDL; applicazione alla sintesi e simulazione di circuiti basati su FPGA. Esercitazioni di laboratorio: studio di una scheda basata su FPGA; esempi di sintesi e simulazione di circuiti descritti in VHDL; progettazione e collaudo di automi a stati finiti, implementazione su FPGA; esempi di analisi statica; sviluppo autonomo di un progetto concordato con il docente con verifica e collaudo in laboratorio.
--

CONTENTS (in English, min 10, max 15 lines, Arial 9)

Basic digital electronics: combinatorial and sequential circuits. FPGA architecture: Configurable Logic Blocks and Input/output modules; RAM, Multiplier, Digital Clock Manager; clock tree, distribution and optimization techniques; project design flow: translate, mapping, place & route, programming; finite state machine: design techniques, One-Hot coding, management of illegal states; DC and switching characteristics; static analysis and performance study; impact of skew and jitter. VHDL language: introduction to hardware based languages; structure and syntax of VHDL; application to the simulation and synthesis of the FPGA based circuits. Practical activity: study of a FPGA-based board; examples of simulation and synthesis of the circuits described by VHDL; design and implementation of finite state machine with FPGA; static analysis examples; self-directed project: design, implementation and tests.

MATERIALE DIDATTICO (max 4 righe, Arial 9)

1. Jan M. Rabaey, Anantha Chandrakasan, Borivoje Nikolic: "Circuiti integrati digitali. L'ottica del progettista", 2005, ed. Pearson.

SCHEDA DELL' INSEGNAMENTO DI Laboratorio di Sistemi Digitali

(Digital Systems Laboratory)

Corso di Studio
Magistrale in Fisica

Insegnamento

Laurea Magistrale

A.A. 2018/2019

2. Stefan Sjöholm, Lennart Lindh: "VHDL for Designers", 1996, ISBN: 0134734149, ed. Prentice Hall.
3. Documentazione e Data Sheets su FPGA Xilinx, reperibili su web

FINALITA' E MODALITA' PER LA VERIFICA DI APPRENDIMENTO

a) Risultati di apprendimento che si intende verificare:

Capacità di realizzazione di un progetto di un circuito VLSI basato su FPGA e documentazione dei risultati del progetto con una relazione

b) Modalità di esame:

L'esame si articola in prova	Scritta e orale		Solo scritta		Solo orale	
Discussione di elaborato progettuale		X				
Altro, specificare						